



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2002-0055382  
Application Number

출원 년 월 일 : 2002년 09월 12일  
Date of Application

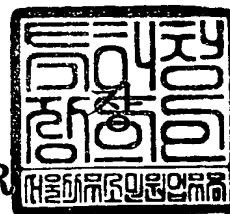
출원인 : 엘지전자 주식회사  
Applicant(s) LG Electronics Inc.



2003 년 09 월 01 일

특 허 청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0004
【제출일자】	2002.09.12
【발명의 명칭】	플라즈마 디스플레이 패널의 구동장치 및 구동방법
【발명의 영문명칭】	DRIVING METHOD AND APPARATUS OF PLASMA DISPLAY PANEL
【출원인】	
【명칭】	엘지전자 주식회사
【출원인코드】	1-2002-012840-3
【대리인】	
【성명】	김영호
【대리인코드】	9-1998-000083-1
【포괄위임등록번호】	2002-026946-4
【발명자】	
【성명의 국문표기】	윤상진
【성명의 영문표기】	YUN, Sang Jin
【주민등록번호】	701229-1547915
【우편번호】	790-330
【주소】	경상북도 포항시 남구 효자동 산 31 포항공대 전자 컴퓨터공학부
【국적】	KR
【발명자】	
【성명의 국문표기】	강성호
【성명의 영문표기】	KANG, Seong Ho
【주민등록번호】	681022-1812321
【우편번호】	702-260
【주소】	대구광역시 북구 태전동 442 우방3차 105동 903호
【국적】	KR
【심사청구】	청구

## 【취지】

특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인  
김영호 (인)

## 【수수료】

【기본출원료】 20 면 29,000 원

【가산출원료】 15 면 15,000 원

【우선권주장료】 0 건 0 원

【심사청구료】 19 항 717,000 원

【합계】 761,000 원

## 【첨부서류】

1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

본 발명은 고온에서도 안정적으로 동작할 수 있도록 한 플라즈마 디스플레이 패널의 구동장치에 관한 것이다.

본 발명의 플라즈마 디스플레이 패널의 구동장치는 서스테인 기간에 패널에 형성되어 있는 스캔전극으로 제 1서스테인 펄스를 공급하기 위한 스캔 구동부와, 서스테인 기간에 패널에 형성되어 있는 공통서스테인전극으로 제 2서스테인 펄스를 공급하기 위한 서스테인 구동부와, 스캔 구동부 및 서스테인 구동부에 접속되어 제 1 및 제 2서스테인 펄스가 공급될 수 있도록 스캔 구동부 및 서스테인 구동부에 적어도 2개 이상의 상이한 전압을 공급하는 서스테인 전원부와, 패널이 구동되는 주위온도를 감시함과 아울러 서스테인 전원부를 제어하기 위한 제어부를 구비한다.

**【대표도】**

도 6

【명세서】

【발명의 명칭】

플라즈마 디스플레이 패널의 구동장치 및 구동방법{DRIVING METHOD AND APPARATUS OF PLASMA DISPLAY PANEL}

【도면의 간단한 설명】

도 1은 종래의 3전극 교류 면방전형 플라즈마 디스플레이 패널을 나타내는 사시도.

도 2는 종래의 교류 면방전형 플라즈마 디스플레이 패널의 한 프레임을 나타내는 도면.

도 3은 도 2에 도시된 서브필드동안 전극들에 공급되는 구동파형을 나타내는 파형도.

도 4 및 도 5는 종래의 플라즈마 디스플레이 패널에서 고온 환경시에 오방전이 발생하는 영역을 나타내는 도면.

도 6은 본 발명의 제 1실시예에 의한 플라즈마 디스플레이 패널의 구동장치를 나타내는 도면.

도 7은 도 6에 도시된 서스테인 전원부 및 제어부를 상세히 나타내는 도면.

도 8은 도 6에 도시된 구동장치에 의해 공급되는 서스테인 펄스의 전압레벨을 나타내는 도면.

도 9는 본 발명의 제 2실시예에 의한 플라즈마 디스플레이 패널의 구동장치를 나타내는 도면.

도 10a 내지 도 10c는 도 9에 도시된 구동장치에 의해 공급되는 서스테인 펄스의 주기를 나타내는 도면.

도 11은 도 9에 도시된 구동장치에 의해 공급되는 서스테인 펄스를 나타내는 도면.

< 도면의 주요 부분에 대한 부호의 설명 >

10 : 상부기관      12Y,12Z : 투명전극

13Y,13Z : 금속버스전극      14,22 : 유전체층

16 : 보호막      18 : 하부기관

20X : 어드레스전극      24 : 격벽

26 : 형광체층      30Y : 스캔전극

30Z : 공통서스테인전극      60,80 : 타이밍 콘트롤러

61,81 : 패널      62,82 : 데이터 구동부

64,84 : 스캔 구동부      66,86 : 서스테인 구동부

68 : 서스테인 전원부      70 : 제어부

72 : 스위치 제어부      74,88 : 온도감지부

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<22> 본 발명은 플라즈마 디스플레이 패널의 구동장치 및 구동방법에 관한 것으로 특히, 고온에서도 안정적으로 동작할 수 있도록 한 플라즈마 디스플레이 패널의 구동장치 및 구동방법에 관한 것이다.

<23> 플라즈마 디스플레이 패널(Plasma Display Panel : 이하 'PDP'라 한다)은 He+Xe, Ne+Xe, He+Xe+Ne 등의 불활성 혼합가스가 방전할 때 발생하는 자외선이 형광체를 발광시킴으로써 화상을 표시하게 된다. 이러한 PDP는 박막화와 대형화가 용이할 뿐만 아니라 최근의 기술 개발에 힘입어 화질이 향상되고 있다.

<24> 도 1을 참조하면, 3전극 교류 면방전형 PDP의 방전셀은 상부기판(10) 상에 형성되어진 스캔전극(30Y) 및 공통서스테인전극(30Z)을 포함한 서스테인전극쌍과, 서스테인전극쌍과 직교되도록 하부기판(18) 상에 형성되어진 어드레스전극(20X)을 구비한다. 스캔전극(30Y)과 공통서스테인전극(30Z) 각각은 투명전극(12Y, 12Z)과, 금속버스전극(13Y, 13Z)이 적층된 구조를 갖는다. 스캔전극(30Y)과 공통서스테인전극(30Z)이 나란하게 형성된 상부기판(10)에는 상부 유전체층(14)과 MgO 보호막(16)이 적층된다. 어드레스전극(20X)이 형성된 하부기판(18) 상에는 하부 유전체층(22), 격벽(24)이 형성되며, 하부 유전체층(22)과 격벽(24) 표면에는 형광체층(26)이 도포된다. 상/하부기판(10, 18)과 격벽(24) 사이에 마련된 방전공간에는 He+Xe, Ne+Xe, He+Xe+Ne 등의 불활성 혼합가스가 주입된다.

<25> PDP는 화상의 계조를 구현하기 위하여, 한 프레임을 발광횟수가 다른 여러 서브필드로 나누어 시분할 구동하게 된다. 각 서브필드는 전화면을 초기화시키기 위한 초기화기간과, 주사라인을 선택하고 선택된 주사라인에서 셀을 선택하기 위한 어드레스기간과, 방전횟수에 따라 계조를 구현하는 서스테인기간으로 나뉘어진다. 초기화기간은 상승램프파형이 공급되는 셋업기간과 하강램프파형이 공급되는 셋다운 기간으로 다수 나뉘어진다. 예를 들어, 256 계조로 화상을 표시하고자 하는 경우에 도 2와 같이 1/60 초에 해당하는 프레임 기간(16.67ms)은 8개의 서브필드들(SF1 내지 SF8)로 나누어지게 된다. 8개의 서브 필드들(SF1 내지 SF8) 각각은 전술한 바와 같이, 초기화기간, 어드레스기간과 서스테인기간으로 나누어지게 된다. 각 서브필드의 초기화기간과 어드레스 기간은 각 서브필드마다 동일한 반면에 서스테인 기간은 각 서브필드에서  $2^n$ ( $n=0,1,2,3,4,5,6,7$ )의 비율로 증가된다.

<26> 도 3은 두 개의 서브필드에 공급되는 PDP의 구동파형을 나타낸다.

<27> 도 3에 있어서, Y는 스캔전극을 나타내며, Z는 공통서스테인전극을 나타낸다. 그리고 X는 어드레스전극을 나타낸다.

<28> 도 3을 참조하면, PDP는 전화면을 초기화시키기 위한 초기화기간, 셀을 선택하기 위한 어드레스 기간 및 선택된 셀의 방전을 유지시키기 위한 서스테인기간으로 나누어 구동된다.

<29> 초기화기간에 있어서, 셋업기간(SU)에는 모든 스캔전극들(Y)에 상승 램프파형(Ramp-up)이 동시에 인가된다. 이 상승 램프파형(Ramp-up)에 의해 전화면의 셀들 내에는 방전이 일어난다. 이 셋업방전에 의해 어드레스전극(X)과 공통서스



테인전극(Z) 상에는 정극성 벽전하가 쌓이게 되며, 스캔전극(Y) 상에는 부극성의 벽전하가 쌓이게 된다. 셋다운기간(SD)에는 상승 램프파형(Ramp-up)이 공급된 후, 상승 램프파형(Ramp-up)의 피크전압보다 낮은 정극성 전압에서 떨어지는 하강 램프파형(Ramp-down)이 스캔전극들(Y)에 동시에 인가된다. 하강 램프파형(Ramp-down)은 셀들 내에 미약한 소거방전을 일으킴으로써 과도하게 형성된 벽전하를 일부 소거시키게 된다. 이 셋다운방전에 의해 어드레스 방전이 안정되게 일어날 수 있을 정도의 벽전하가 셀들 내에 균일하게 잔류된다.

<30> 어드레스기간에는 부극성 스캔필스(scan)가 스캔전극들(Y)에 순차적으로 인가됨과 동시에 스캔필스(scan)에 동기되어 어드레스전극들(X)에 정극성의 데이터 필스(data)가 인가된다. 이 스캔필스(scan)와 데이터필스(data)의 전압차와 초기화기간에 생성된 벽전압이 더해지면서 데이터필스(data)가 인가되는 셀 내에는 어드레스 방전이 발생된다. 어드레스방전에 의해 선택된 셀들 내에는 서스테인 전압이 인가될 때 방전이 일어날 수 있게 하는 정도의 벽전하가 형성된다.

<31> 공통서스테인전극(Z)에는 셋다운기간과 어드레스기간 동안에 정극성 직류전압(Zdc)이 공급된다. 이 직류전압(Zdc)은 셋다운기간에 공통서스테인전극(Z)과 스캔전극(Y) 사이에 셋다운방전이 일어나게 함과 아울러 어드레스기간에 스캔전극(Y)과 공통서스테인전극(Z) 사이에 방전이 크게 일어나지 않도록 공통서스테인전극(Z)과 스캔전극(Y) 사이 또는 공통서스테인전극(Z)과 어드레스전극(X) 사이의 전압차를 설정하게 된다.

<32> 서스테인기간에는 스캔전극들(Y)과 공통서스테인전극들(Z)에 교번적으로 서

스테인필스(sus)가 인가된다. 어드레스방전에 의해 선택된 셀은 셀 내의 벽전압과 서스테인필스(sus)가 더해지면서 때 서스테인필스(sus)가 인가될 때 마다 스캐전극(Y)과 공통서스테인전극(Z) 사이에 서스테인방전 즉, 표시방전이 일어나게 된다.

<33> 마지막으로, 서스테인방전이 완료된 후에는 펄스폭과 전압레벨이 작은 램프파형(erase)이 공통서스테인전극(Z)에 공급되어 전화면의 셀들 내에 잔류하는 벽전하를 소거시키게 된다.

<34> 그런데 종래의 PDP는 고온환경에서 동작시킬 경우에 방전이 일어나지 않는 등 구동이 불안정한 문제점이 있다. 예컨대, 대략 40℃ 이상의 고온환경에서 PDP를 도 4와 같이 상반부와 하반부로 분할하고 상반부를 위에서부터 아래로 스캐닝함과 동시에 하반부를 아래에서부터 위로 스캐닝할 때, 스캐닝 순서가 늦은 중앙부(41)에는 어드레스방전이 일어나지 않게 된다. 이렇게 선택된 셀에 대하여 어드레스방전이 일어나지 않으면, 서스테인전압이 인가되어도 선택된 셀에서 서스테인방전이 일어나지 않기 때문에 화상을 표시할 수 없게 된다. 마찬가지로, 40℃ 이상의 고온환경에서 PDP를 도 5와 같이 첫 라인에서 마지막 라인까지 순차적으로 스캐닝하는 경우에는 스캐닝 순서가 늦은 화면의 하단부(51)에는 어드레스방전이 일어나지 않는다.

<35> 많은 실험과 그 실험에 대한 분석 결과, 고온환경에서 미스방전이 일어나는 주요한 원인으로는 스캐닝순서가 늦을수록 초기화기간에서 생성된 벽전하의 손실량이 증가한다는 것이다. 이러한 원인을 셀 내의 방전특성 변화에 기초하여 설명하

면, 첫째 셀의 내/외부 온도가 상승함에 따라 셀 내의 유전체물질과 보호층물질의 절연특성이 열화되면서 누설전류가 발생하여 벽전하가 누설되는 것이다. 특히, 스캔전극(Y)과 공통서스테인전극(Z)의 벽전하가 누설되는 경우에 어드레스방전이 미스방전되기 쉽다.

<36>       둘째, 고온환경에서 방전에 의해 발생된 셀 내의 공간전하들의 운동이 활발해지면서 그 공간전하와 전자를 잃은 원자와의 재결합(recombination)이 쉽게 발생하여 방전에 기여하는 벽전하와 공간전하가 시간이 지남에 따라 손실되는 것이다.

<37>       한편, 종래의 PDP에서는 패널의 구동시에(서스테인 구동시) 패널의 온도가 상승하게 된다. 다시 말하여, 주위 온도가 고온일 때 패널의 온도는 주위의 온도보다 높게되어 고온 오방전 현상을 심화시키게 된다. 즉, 서스테인 기간에 높은 전압의 서스테인 펄스(sus)가 공급되기 때문에 서스테인 기간에 패널의 온도가 증가하게 되고, 이에 따라 고온 오방전 현상이 심화되게 된다.

#### 【발명이 이루고자 하는 기술적 과제】

<38>       따라서, 본 발명의 목적은 고온에서도 안정적으로 동작할 수 있도록 한 플라즈마 디스플레이 패널의 구동장치 및 구동방법을 제공하는 것이다.

**【발명의 구성 및 작용】**

<39>       상기 목적을 달성하기 위하여 본 발명의 플라즈마 디스플레이 패널의 구동 장치는 서스테인 기간에 패널에 형성되어 있는 스캔전극으로 제 1서스테인 펄스를 공급하기 위한 스캔 구동부와, 서스테인 기간에 패널에 형성되어 있는 공통서스테인전극으로 제 2서스테인 펄스를 공급하기 위한 서스테인 구동부와, 스캔 구동부 및 서스테인 구동부에 접속되어 제 1 및 제 2서스테인 펄스가 공급될 수 있도록 스캔 구동부 및 서스테인 구동부에 적어도 2개 이상의 상이한 전압을 공급하는 서스테인 전원부와, 패널이 구동되는 주위온도를 감시함과 아울러 서스테인 전원부를 제어하기 위한 제어부를 구비한다.

<40>       상기 서스테인 전원부는, 제 1 및 제 2서스테인 펄스가 공급될 수 있도록 스캔 구동부 및 서스테인 구동부에 전압을 공급하는 적어도 2개 이상의 전압원들과, 전압원들과 스캔구동부 및 서스테인 구동부 사이에 각각 설치되는 스위칭소자들을 구비한다.

<41>       상기 제어부는; 패널이 구동되는 주위온도를 감시하고, 이에 대응되는 비트 제어신호를 생성하는 온도감지부와; 비트 제어신호에 대응되어 다수의 스위칭소자들 중 어느 하나의 스위칭소자를 턴-온시키기 위한 스위치 제어부를 구비한다.

<42>       상기 온도감지부는 상온과 고온환경에서 서로 상이한 비트 제어신호를 생성함과 아울러 고온환경의 온도를 다수의 온도 레벨로 분리하여 비트 제어신호를 생성한다.



- <43>       상기 스위치 제어부는 비트 제어신호에 대응되어 패널의 온도가 올라 갈수록 낮은 전압을 가지는 서스테인 펄스가 공급될 수 있도록 스위칭소자들을 제어한다.
- <44>       본 발명의 플라즈마 디스플레이 패널의 구동장치는 서스테인 기간에 패널에 형성되어 있는 스캔전극으로 제 1서스테인 펄스를 공급하기 위한 스캔 구동부와; 서스테인 기간에 패널에 형성되어 있는 공통서스테인전극으로 제 2서스테인 펄스를 공급하기 위한 서스테인 구동부와; 패널이 구동되는 주위온도를 감시하고, 패널이 구동되는 주위온도에 대응되는 비트 제어신호를 생성하기 위한 온도감지부와; 비트 제어신호에 대응되어 제 1 및 제 2서스테인 펄스의 펄스폭이 조절될 수 있도록 타이밍 제어신호를 생성하여 스캔 구동부 및 서스테인 구동부로 공급하기 위한 타이밍 콘트롤러를 구비한다.
- <45>       상기 온도감지부는 상온과 고온환경에서 서로 상이한 비트 제어신호를 생성함과 아울러 고온환경의 온도를 다수의 온도 레벨로 분리하여 비트 제어신호를 생성한다.
- <46>       상기 타이밍 콘트롤러는 비트 제어신호에 대응되어 패널의 온도가 올라갈수록 넓은 주기를 가지는 제 1 및 제 2서스테인 펄스가 공급될 수 있도록 타이밍 제어신호를 생성한다.
- <47>       상기 제 1 및 제 2서스테인 펄스의 주기는 제 1 및 제 2서스테인 펄스의 폭 및 간격이 일정하게 넓어짐으로써 넓게 설정된다.



- <48>       상기 제 1 및 제 2서스테인 펄스의 주기는 제 1 및 제 2서스테인 펄스의 간격은 일정하게 유지되고 폭이 넓어짐으로써 넓게 설정된다.
- <49>       상기 제 1 및 제 2서스테인 펄스의 주기는 제 1 및 제 2서스테인 펄스의 폭은 일정하게 유지되고 간격이 넓어짐으로써 넓게 설정된다.
- <50>       상기 패널이 구동되는 주위의 온도가 올라갈수록 제 1 및 제 2서스테인 펄스 사이의 그라운드 간격이 넓어진다.
- <51>       본 발명의 플라즈마 디스플레이 패널의 구동방법은 상온에서 공급되는 서스테인 펄스와 고온에서 공급되는 서스테인 펄스의 주기 및 서스테인 펄스의 전압 중 적어도 하나 이상이 상이하게 설정된다.
- <52>       상기 고온에서 공급되는 서스테인 펄스의 주기가 상온에서 공급되는 서스테인 펄스의 주기보다 넓게 설정된다.
- <53>       상기 고온이 다수의 온도 레벨로 나뉘고, 온도 레벨이 높아질 수록 서스테인 펄스의 주기가 넓게 설정된다.
- <54>       상기 서스테인 펄스의 주기가 넓어질 때 서스테인 펄스의 폭 및 간격이 동일하게 넓어진다.
- <55>       상기 서스테인 펄스의 주기가 넓어질 때 서스테인 펄스의 폭 및 간격 중 어느 하나가 넓게 설정된다.
- <56>       상기 고온에서 공급되는 서스테인 펄스의 전압이 상온에서 공급되는 서스테인 펄스의 전압보다 낮게 설정된다.



- <57>       상기 고온이 다수의 온도 레벨로 나뉘고, 온도 레벨이 높아질 수록 서스테인 펄스의 전압이 낮게 설정된다.
- <58>       상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- <59>       이하 도 6 내지 도 10c를 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.
- <60>       도 6은 본 발명의 제 1실시예에 의한 플라즈마 디스플레이 패널의 구동장치를 나타내는 도면이다.
- <61>       도 6을 참조하면, 본 발명의 제 1실시예에 따른 PDP의 구동장치는 어드레스 전극들(X1 내지 X<sub>m</sub>)에 데이터를 공급하기 위한 데이터 구동부(62)와, 스캔전극들(Y1 내지 Y<sub>m</sub>)에 초기화전압과 스캔전압 및 서스테인전압을 공급하기 위한 스캔 구동부(64)와, 공통서스테인전극(Z)에 서스테인전압을 공급하기 위한 서스테인 구동부(66)와, 각 구동부(62,64,66)를 제어하기 위한 타이밍 콘트롤러(60)와, 패널(61)의 구동온도에 따라 상이한 서스테인 전압을 공급하기 위한 서스테인 전원부(68)와, 패널(61)의 구동온도를 측정하고, 이에 따라 서스테인 전원부(68)를 제어하기 위한 제어부(70)를 구비한다.
- <62>       데이터 구동부(62)는 도시하지 않은 역감마보정회로, 오차확산회로 등에 의해 역감마보정 및 오차확산 된 후, 도시하지 않은 서브필드맵핑회로에 의해 각 서브필드에 맵핑된 데이터를 타이밍 콘트롤러(60)의 제어하에 1라인 분씩 래치한 다음, 래치된 데이터를 어드레스전극들(X1 내지 X<sub>m</sub>)에 동시에 공급하게 된다.

<63> 스캔 구동부(64)는 초기화기간에 상승 램프파형과 하강 램프파형을 스캔전극들(Y1 내지 Ym)에 공급한 후, 어드레스기간에 스캔라인을 선택하기 위한 스캔 펄스를 스캔전극들(Y1 내지 Ym)에 순차적으로 공급한다. 그리고 스캔 구동부(64)는 어드레스기간에 선택된 셀에 대하여 서스테인방전을 일으키기 위한 서스테인펄스를 스캔전극들(Y1 내지 Ym)에 동시에 공급하게 된다.

<64> 여기서, 스캔 구동부(64)는 패널(61)이 대략 40℃ 이상의 고온환경에서 구동될 때 서스테인 펄스의 전압레벨을 낮추어 스캔전극들(Y1 내지 Ym)에 공급한다. 이와 같이 고온 환경에서 서스테인 펄스의 전압레벨을 낮아지게 되면 패널(61)의 온도가 주위의 온도 이상으로 올라가는 것이 방지되고, 이에 따라 고온 오방전을 저감시킬 수 있다.

<65> 서스테인 구동부(66)는 셋다운기간 및 어드레스 기간에 직류전압을 공급함과 아울러 서스테인 기간에 서스테인 펄스를 공급한다. 여기서, 서스테인 구동부(66)는 패널(61)이 대략 40℃ 이상의 고온환경(대략 90℃ 이하의 온도)에서 구동될 때 서스테인 펄스의 전압레벨을 낮추어 공통서스테인전극(Z)에 공급한다. 이와 같이 고온 환경에서 서스테인 펄스의 전압레벨을 낮아지게 되면 패널(61)의 온도가 올라가는 것을 방지되고, 이에 따라 고온 오방전을 저감시킬 수 있다.

<66> 타이밍 콘트롤러(60)는 수직/수평 동기신호를 입력받아, 각 구동부(62,64,66)에 필요한 타이밍 제어신호를 발생하고, 그 타이밍 제어신호를 각 구동부(62,64,66)에 공급하게 된다.

<67> 제어부(70)는 패널(61)의 구동온도를 감시하면서 서스테인 전원부(68)를 제어한다. 서스테인 전원부(68)는 제어부(70)의 제어에 의하여 다양한 서스테인



전압 중 어느 하나의 전압을 스캔 구동부(64) 및 서스테인 구동부(66)로 공급한다.

<68> 이를 위해, 제어부(70)는 도 7과 같이 온도감지부(74) 및 스위치 제어부(72)를 구비하고, 서스테인 전원부(68)는 다양한 서스테인 전압원들( $V_{s1}, V_{s2}, \dots, V_{si}$  ( $i$ 는 자연수)) 및 스위칭소자들( $Sw_1, Sw_2, \dots, Sw_i$ )을 구비한다.

<69> 서스테인 전원부(68)에 포함되어 있는 서스테인 전압원들( $V_{s1}, V_{s2}, \dots, V_{si}$ )의 전압값은 서로 상이하게 설정된다. 예를 들어, 제 1서스테인 전압( $V_{s1}$ )의 전압은 종래의 서스테인 전압과 동일하게 설정된다.(예를 들어, 170V) 제 2서스테인 전압( $V_{s2}$ )의 전압은 제 1서스테인 전압( $V_{s1}$ )의 전압값보다 낮게 설정된다.(예를 들어, 167V) 제  $i$ 서스테인 전압( $V_{si}$ )은 제 2서스테인 전압( $V_{s2}$ )보다 낮게 설정된다.(예를 들어, 150V) 즉, 본 발명의 실시예에 의한 서스테인 전원부(68)는 종래의 서스테인 전압으로부터 서서히 낮게 설정되는 다수의 서스테인 전압원들( $V_{s1}, V_{s2}, \dots, V_{si}$ )을 포함한다.

<70> 스위칭소자들( $Sw_1, Sw_2, \dots, Sw_i$ )은 서스테인 전압원들( $V_{s1}, V_{s2}, \dots, V_{si}$ )과 스캔구동부(64) 및 서스테인 구동부(66) 사이에 각각 설치되어 스위치 제어부(72)의 제어에 의하여 턴-온 및 턴-오프된다.

<71> 온도감지부(74)는 패널(61)이 구동되는 주위온도를 감시하면서 소정의 비트 제어신호를 스위치 제어부(72)로 공급한다. 예를 들어, 온도감지부(74)는 4비트의 제어신호를 스위치 제어부(72)로 공급할 수 있다. 이러한 온도감지부(74)는 패널(61)이 구동되는 주위온도가 대략 40℃ 미만일 경우

'0000'의 신호를 공급하게 된다.

<72> 온도감지부(74)로부터 '0000'의 비트 제어신호를 공급받은 스위치 제어부(72)는 제 1스위치(Sw1)를 턴-온시킨다. 제 1스위치(Sw1)가 턴-온되면 도 8과 같이 제 1서스테인 전압( $V_{s1}$ )이 스캔 구동부(64) 및 서스테인 구동부(66)로 공급된다. 즉, 패널(61)이 구동되는 주위온도가 대략  $40^{\circ}\text{C}$  미만일 경우 플라즈마 디스플레이 패널은 종래와 동일한 전압으로 구동된다. 다시 말하여, 패널(61)의 구동되는 주위온도가 고온이 아닐 경우 서스테인 펄스의 전압레벨은 종래와 동일하게 유지된다.

<73> 한편, 온도감지부(74)는 패널(61)이 구동되는 주위온도가 대략  $42^{\circ}\text{C}$ 일 경우 '0001'의 비트 제어신호를 스위치 제어부(72)로 공급한다. 온도감지부(74)로부터 '0001'의 비트 제어신호를 공급받은 스위치 제어부(72)는 제 2스위치(Sw2)를 턴-온시킨다. 제 2스위치(Sw2)가 턴-온되면 도 8과 같이 제 1서스테인 전압( $V_{s1}$ )보다 낮은 전압을 가지는 제 2서스테인 전압( $V_{s2}$ )이 스캔 구동부(64) 및 서스테인 구동부(66)로 공급된다. 즉, 패널(61)이 구동되는 주위온도가 고온일 경우 서스테인 펄스의 전압레벨이 낮아지게 된다.

<74> 이와 같이 패널(61)의 고온에서 구동할 때 서스테인 펄스의 전압레벨이 낮아지게 되면 패널(61)의 구동온도가 주위의 온도보다 높게 올라가는 것을 방지할 수 있고, 이에 따라 고온 오방전을 저감시킬 수 있다.

<75> 한편, 온도감지부(74)는 패널(61)이 구동되는 주위온도가 대략  $80^{\circ}\text{C}$ 일 경우 '1111'의 비트 제어신호를 스위치 제어부(72)로 공급한다. 온도감지부(74)로부터

'1111'의 비트 제어신호를 공급받은 스위치 제어부(72)는 제 i스위치(Swi)를 턴-온시킨다. 제 i스위치(Swi)가 턴-온되면 도 8과 같이 제 2서스테인 전압( $V_{s2}$ )보다 낮은 전압을 가지는 제 i서스테인 전압( $V_{si}$ )이 스캔구동부(64) 및 서스테인 구동부(66)로 공급된다.

<76> 즉, 본 발명의 제 1실시예에서는 고온 구동시에 패널(61)에 공급되는 서스테인 펄스의 전압을 상온 구동시에 공급되는 서스테인 펄스의 전압 레벨보다 낮게 설정하여 패널(61)의 구동온도가 주위의 온도보다 높게 올라가는 것을 방지할 수 있고, 이에 따라 고온 오방전을 저감시킬 수 있다. 아울러, 본 발명에서는 고온을 다수의 레벨로 나누고, 레벨이 올라갈 수록 더 낮은 전압레벨을 가지는 서스테인 펄스를 공급하게 된다.

<77> 도 9는 본 발명의 제 2실시예에 의한 플라즈마 디스플레이 패널의 구동장치를 나타내는 도면이다.

<78> 도 9를 참조하면, 본 발명의 제 2실시예에 의한 PDP의 구동장치는 어드레스 전극들( $X_1$  내지  $X_m$ )에 데이터를 공급하기 위한 데이터 구동부(82)와, 스캔전극들( $Y_1$  내지  $Y_m$ )에 초기화전압과 스캔전압 및 서스테인전압을 공급하기 위한 스캔 구동부(84)와, 공통서스테인전극(Z)에 서스테인전압을 공급하기 위한 서스테인 구동부(86)와, 각 구동부(82,84,86)를 제어하기 위한 타이밍 콘트롤러(80)와, 패널(81)의 구동온도를 감지하기 위한 온도감지부(88)를 구비한다.

<79> 데이터 구동부(82)는 도시하지 않은 역감마보정회로, 오차확산회로 등에 의해 역감마보정 및 오차확산 된 후, 도시하지 않은 서브필드맵핑회로에 의해 각

서브필드에 맵핑된 데이터를 타이밍 콘트롤러(80)의 제어하에 1라인 분씩 래치한 다음, 래치된 데이터를 어드레스전극들(X1 내지 X<sub>m</sub>)에 동시에 공급하게 된다.

<80> 스캔 구동부(84)는 초기화기간에 상승 램프파형과 하강 램프파형을 스캔전극들(Y1 내지 Y<sub>m</sub>)에 공급한 후, 어드레스기간에 스캔라인을 선택하기 위한 스캔 펄스를 스캔전극들(Y1 내지 Y<sub>m</sub>)에 순차적으로 공급한다. 그리고 스캔 구동부(84)는 어드레스기간에 선택된 셀에 대하여 서스테인방전을 일으키기 위한 서스테인펄스를 스캔전극들(Y1 내지 Y<sub>m</sub>)에 동시에 공급하게 된다.

<81> 여기서, 스캔 구동부(84)는 패널(81)이 대략 40℃ 이상의 고온환경에서 구동될 때 서스테인 펄스의 주기를 넓게 설정하여 스캔전극들(Y1 내지 Y<sub>m</sub>)에 공급한다. 이와 같이 고온 환경에서 서스테인 펄스의 주기가 넓게 설정되면 서스테인 전압 구동마진이 향상되어 고온 오방전을 저감시킬 수 있다.

<82> 서스테인 구동부(86)는 셋다운기간 및 어드레스 기간에 직류전압을 공급함과 아울러 서스테인 기간에 서스테인 펄스를 공급한다. 여기서, 서스테인 구동부(86)는 패널(81)이 대략 40℃ 이상의 고온환경(대략 90℃ 이하의 온도)에서 구동될 때 서스테인 펄스의 주기를 넓게 설정하여 공통서스테인전극(Z)에 공급한다. 이와 같이 고온 환경에서 서스테인 펄스의 주기가 넓게 설정되면 서스테인 전압 구동마진이 향상되어 고온 오방전을 저감시킬 수 있다.

<83> 온도감지부(88)는 패널(81)의 구동온도를 감시하면서 소정의 비트 제어신호를 타이밍 콘트롤러(80)로 공급한다.

- <84> 타이밍 콘트롤러(80)는 수직/수평 동기신호를 입력받아, 각 구동부(82,84,86)에 필요한 타이밍 제어신호를 발생하고, 그 타이밍 제어신호를 각 구동부(82,84,86)에 공급하게 된다. 이때, 타이밍 콘트롤러(80)는 온도감지부(88)로부터 공급되는 비트 제어신호에 대응하여 서스테인 펄스의 폭의 주기가 상이하게 설정될 수 있도록 타이밍 제어신호를 생성한다.
- <85> 온도감지부(88)가 4비트의 제어신호를 타이밍 콘트롤러(80)로 공급한다고 가정하여 동작과정을 상세히 설명하기로 한다. 먼저, 온도감지부(88)는 패널(81)이 구동되는 주위온도가 상온(40℃ 미만)일 경우 '0000'의 신호를 공급하게 된다. 온도감지부(88)로부터 '0000'의 제어신호를 입력받은 타이밍 콘트롤러(80)는 도 10a와 같이 종래의 동일한 펄스 폭( $T_a$ ) 및 간격( $T_b$ )을 가지는 서스테인 펄스가 공급될 수 있도록 타이밍 제어신호를 생성하여 스캔 구동부(84) 및 서스테인 구동부(86)로 공급한다. 즉, 패널(81)이 구동되는 주위온도가 고온이 아닐 경우 서스테인 펄스의 전압레벨은 종래와 동일하게 유지된다.
- <86> 한편, 온도감지부(88)는 패널(81)이 구동되는 주위온도가 고온, 예를 들면 42℃일 경우 '0001'의 비트 제어신호를 타이밍 콘트롤러(80)로 공급한다. 온도감지부(88)로부터 '0001'의 비트 제어신호를 공급받은 타이밍 콘트롤러(80)는 도 10a에 도시된 바와 같이 상온에서 공급되는 서스테인 펄스보다 넓은 주기를 가지는 서스테인 펄스가 공급될 수 있도록 타이밍 제어신호를 생성하여 스캔 구동부(84) 및 서스테인 구동부(86)로 공급한다. 이때, 서스테인 펄스의 폭( $T_a'$ ) 및 간격( $T_b'$ )이 소정간격씩 넓게 설정되게 된다.

<87> 이와 같이 서스테인 펄스의 주기가 넓어지면 서스테인 전압 구동마진이 향상되게 된다. 즉, 종래의 서스테인 펄스의 폭에서는 방전이 일어나지 않는 전압도 서스테인 펄스의 주기가 넓어짐으로써 방전이 일어날 수 있게 된다. 따라서, 본 발명에서는 서스테인 펄스의 주기를 고온에서 넓게 설정함으로써 고온 오방전을 방지할 수 있다.

<88> 한편, 본 발명에서는 도 10b와 같이 서스테인 펄스의 간격( $T_b$ )은 동일하게 유지하면서 서스테인 펄스의 폭( $T_c$ )을 증가시킬 수 있다. 이와 같이 서스테인 펄스의 폭( $T_c$ )이 늘어남으로써 서스테인 전압 구동마진이 향상되고, 이에 따라 고온 오방전을 방지할 수 있다. 또한, 본 발명에서는 도 10c와 같이 서스테인 펄스의 폭( $T_a$ )은 동일하게 유지하면서 서스테인 펄스의 간격( $T_d$ )을 증가시킬 수 있다. 이와 같이 서스테인 펄스의 간격( $T_d$ )이 늘어남으로써 서스테인 전압 구동마진이 향상되고, 이에 따라 고온 오방전을 방지할 수 있다.

<89> 아울러, 본 발명에서는 도 11과 같이 서스테인 펄스의 폭 및 간격과 관계없이 서스테인 펄스 사이의 그라운드 간격( $T_g$ )을 넓게 설정할 수 있다. 이와 같이 서스테인 펄스 사이의 그라운드 간격( $T_g$ )이 넓게 설정되면 서스테인 전압 구동마진이 향상되고, 이에 따라 고온 오방전을 방지할 수 있다.

<90> 한편, 온도감지부(88)는 주위온도가 올라갈 수록 이에 대응하여 높은 비트 제어신호를 타이밍 콘트롤러(80)로 공급한다. 이때, 타이밍 콘트롤러(80)는 높은 비트 제어신호에 대응하여 점점 더 넓은 주기를 가지는 서스테인 펄스가 공급될 수 있도록 타이밍 제어신호를 생성하여 스캔 구동부(84) 및 서스테인 구동부(86)로 공급한다. 즉, 본 발명의 제 2실시예에서는 고온의 소정 단계로 나누고,



단계가 올라갈수록 더 넓은 주기를 가지는 서스테인 펄스를 공급함으로써 고온 오방전을 방지할 수 있다.

<91> 아울러, 본 발명에서는 제 1실시예와 제 2실시예를 동시에 적용할 수 있다. 즉, 고온에서 서스테인 펄스의 주기를 넓게 설정함과 아울러 서스테인 펄스의 전압값을 낮춤으로써 고온 오방전을 방지할 수 있다. 다시 말하여, 본 발명에서는 고온환경에서 서스테인 펄스의 주기를 넓게 설정하여 서스테인 구동 전압마진을 향상시킴과 아울러 서스테인 펄스의 전압값을 낮게 설정하여 패널의 온도가 올라가는 것을 방지할 수 있다.

#### 【발명의 효과】

<92> 상술한 바와 같이, 본 발명에 따른 플라즈마 디스플레이 패널의 구동장치 및 구동방법에 의하면 고온 환경에서 서스테인 펄스의 전압을 낮게 설정하거나, 서스테인 펄스의 주기를 넓게 설정하여 고온 오방전을 방지할 수 있다.

<93> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

**【특허청구범위】****【청구항 1】**

서스테인 기간을 포함하는 플라즈마 디스플레이 패널에 있어서,  
상기 서스테인 기간에 패널에 형성되어 있는 스캔전극으로 제 1서스테인 펄스를 공급하기 위한 스캔 구동부와,  
상기 서스테인 기간에 상기 패널에 형성되어 있는 공통서스테인전극으로 제 2서스테인 펄스를 공급하기 위한 서스테인 구동부와,  
상기 스캔 구동부 및 서스테인 구동부에 접속되어 상기 제 1 및 제 2서스테인 펄스가 공급될 수 있도록 상기 스캔 구동부 및 서스테인 구동부에 적어도 2개 이상의 상이한 전압을 공급하는 서스테인 전원부와,  
상기 패널이 구동되는 주위온도를 감시함과 아울러 상기 서스테인 전원부를 제어하기 위한 제어부를 구비하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

**【청구항 2】**

제 1항에 있어서,  
상기 서스테인 전원부는,  
상기 제 1 및 제 2서스테인 펄스가 공급될 수 있도록 상기 스캔 구동부 및 서스테인 구동부에 전압을 공급하는 적어도 2개 이상의 전압원들과,



상기 전압원들과 상기 스캔구동부 및 서스테인 구동부 사이에 각각 설치되는 스위칭소자들을 구비하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

**【청구항 3】**

제 2항에 있어서,

상기 제어부는;

상기 패널이 구동되는 주위온도를 감시하고, 이에 대응되는 비트 제어신호를 생성하는 온도감지부와;

상기 비트 제어신호에 대응되어 상기 다수의 스위칭소자들 중 어느 하나의 스위칭소자를 턴-온시키기 위한 스위치 제어부를 구비하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

**【청구항 4】**

제 3항에 있어서,

상기 온도감지부는 상온과 고온환경에서 서로 상이한 비트 제어신호를 생성함과 아울러 상기 고온환경의 온도를 다수의 온도 레벨로 분리하여 상기 비트 제어신호를 생성하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

**【청구항 5】**

제 4항에 있어서,

상기 스위치 제어부는 상기 비트 제어신호에 대응되어 상기 패널의 온도가 올라 갈수록 낮은 전압을 가지는 서스테인 펄스가 공급될 수 있도록 상기 스위칭 소자들을 제어하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

#### 【청구항 6】

서스테인 기간을 포함하는 플라즈마 디스플레이 패널에 있어서;

상기 서스테인 기간에 패널에 형성되어 있는 스캔전극으로 제 1서스테인 펄스를 공급하기 위한 스캔 구동부와;

상기 서스테인 기간에 상기 패널에 형성되어 있는 공통서스테인전극으로 제 2서스테인 펄스를 공급하기 위한 서스테인 구동부와;

상기 패널이 구동되는 주위온도를 감시하고, 상기 패널의 구동되는 주위온도에 대응되는 비트 제어신호를 생성하기 위한 온도감지부와;

상기 비트 제어신호에 대응되어 상기 제 1 및 제 2서스테인 펄스의 펄스폭이 조절될 수 있도록 타이밍 제어신호를 생성하여 상기 스캔 구동부 및 서스테인 구동부로 공급하기 위한 타이밍 콘트롤러를 구비하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

#### 【청구항 7】

제 6항에 있어서,

상기 온도감지부는 상온과 고온환경에서 서로 상이한 비트 제어신호를 생성함과 아울러 상기 고온환경의 온도를 다수의 온도 레벨로 분리하여 상기 비트 제어신호를 생성하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

**【청구항 8】**

제 7항에 있어서,

상기 타이밍 콘트롤러는 상기 비트 제어신호에 대응되어 상기 패널이 구동되는 주위온도가 올라갈 수록 넓은 주기를 가지는 제 1 및 제 2서스테인 펄스가 공급될 수 있도록 상기 타이밍 제어신호를 생성하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

**【청구항 9】**

제 8항에 있어서,

상기 제 1 및 제 2서스테인 펄스의 주기는 상기 제 1 및 제 2서스테인 펄스의 폭 및 간격이 일정하게 넓어짐으로써 넓게 설정되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

**【청구항 10】**

제 8항에 있어서,

상기 제 1 및 제 2서스테인 펄스의 주기는 상기 제 1 및 제 2서스테인 펄스의 간격은 일정하게 유지되고 상기 폭이 넓어짐으로써 넓게 설정되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

**【청구항 11】**

제 8항에 있어서,

상기 제 1 및 제 2서스테인 펄스의 주기는 상기 제 1 및 제 2서스테인 펄스의 폭은 일정하게 유지되고 상기 간격이 넓어짐으로써 넓게 설정되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

【청구항 12】

제 7항에 있어서,

상기 패널이 구동되는 주위의 온도가 올라갈수록 상기 제 1 및 제 2서스테인 펄스 사이의 그라운드 간격이 넓어지는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

【청구항 13】

상온에서 공급되는 서스테인 펄스와 고온에서 공급되는 서스테인 펄스의 주기 및 서스테인 펄스의 전압 중 적어도 하나 이상이 상이하게 설정되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 14】

제 13항에 있어서,

상기 고온에서 공급되는 서스테인 펄스의 주기가 상기 상온에서 공급되는 서스테인 펄스의 주기보다 넓게 설정되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 15】

제 14항에 있어서,

상기 고온이 다수의 온도 레벨로 나뉘고, 상기 온도 레벨이 높아질 수록 상기 서스테인 펄스의 주기가 넓게 설정되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 16】

제 15항에 있어서,

상기 서스테인 펄스의 주기가 넓어질 때 상기 서스테인 펄스의 폭 및 간격이 동일하게 넓어지는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 17】

제 15항에 있어서,

상기 서스테인 펄스의 주기가 넓어질 때 상기 서스테인 펄스의 폭 및 간격 중 어느 하나가 넓게 설정되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 18】

제 13항에 있어서,

상기 고온에서 공급되는 서스테인 펄스의 전압이 상기 상온에서 공급되는 서스테인 펄스의 전압보다 낮게 설정되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

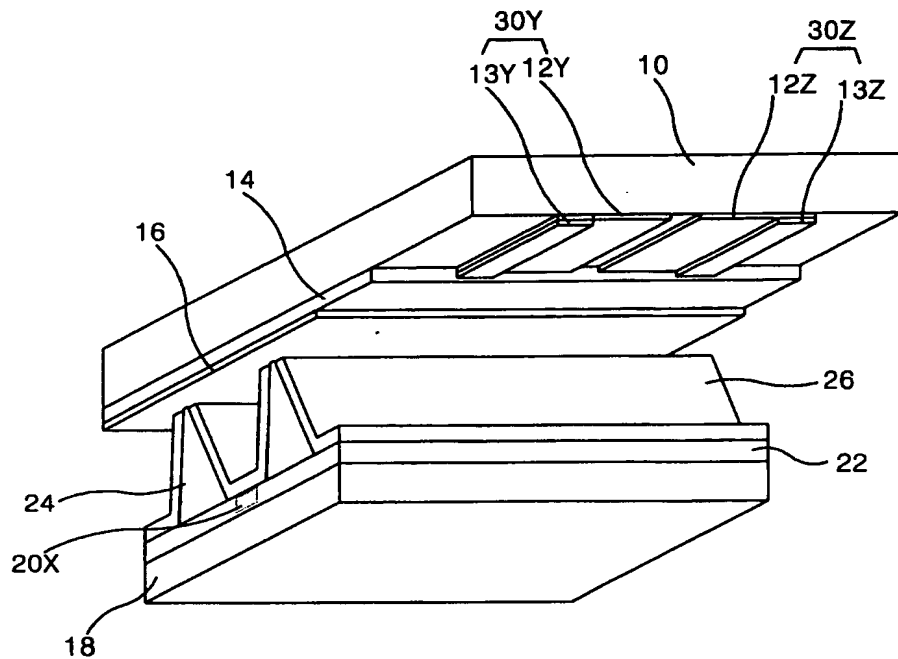
【청구항 19】

제 18항에 있어서,

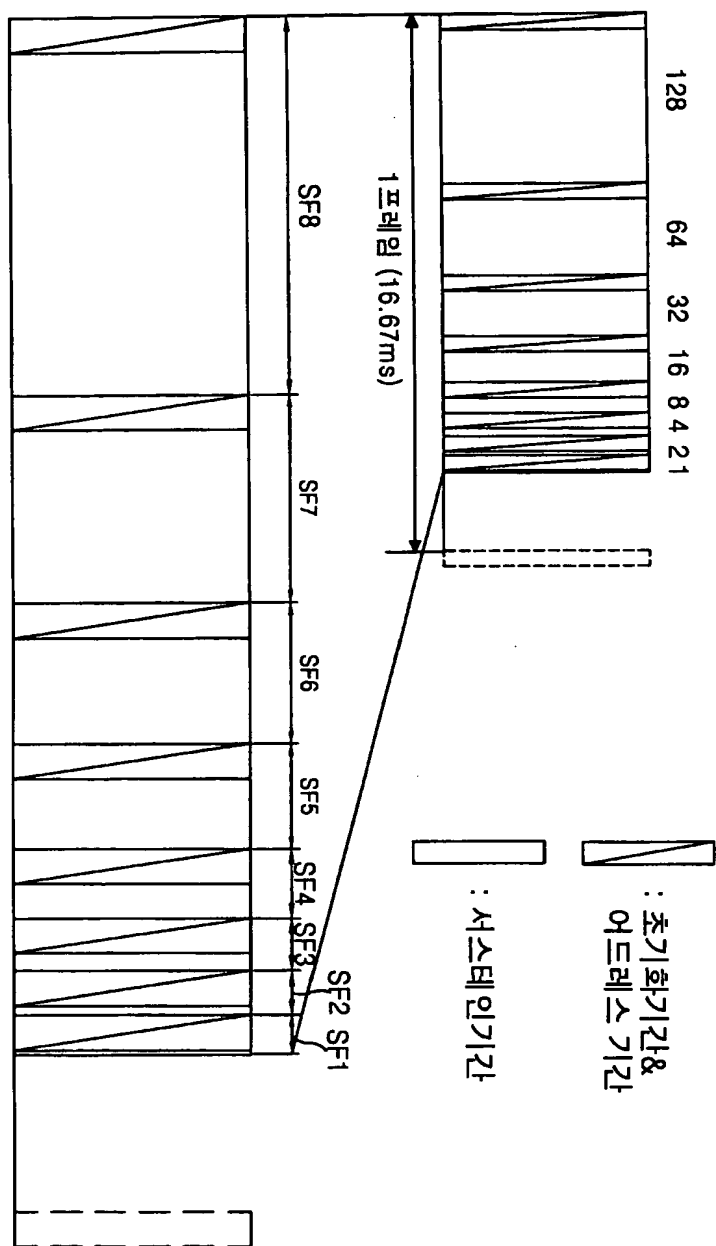
상기 고온이 다수의 온도 레벨로 나뉘고, 상기 온도 레벨이 높아질 수록 상기 서스테인 펄스의 전압이 낮게 설정되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【도면】

【도 1】

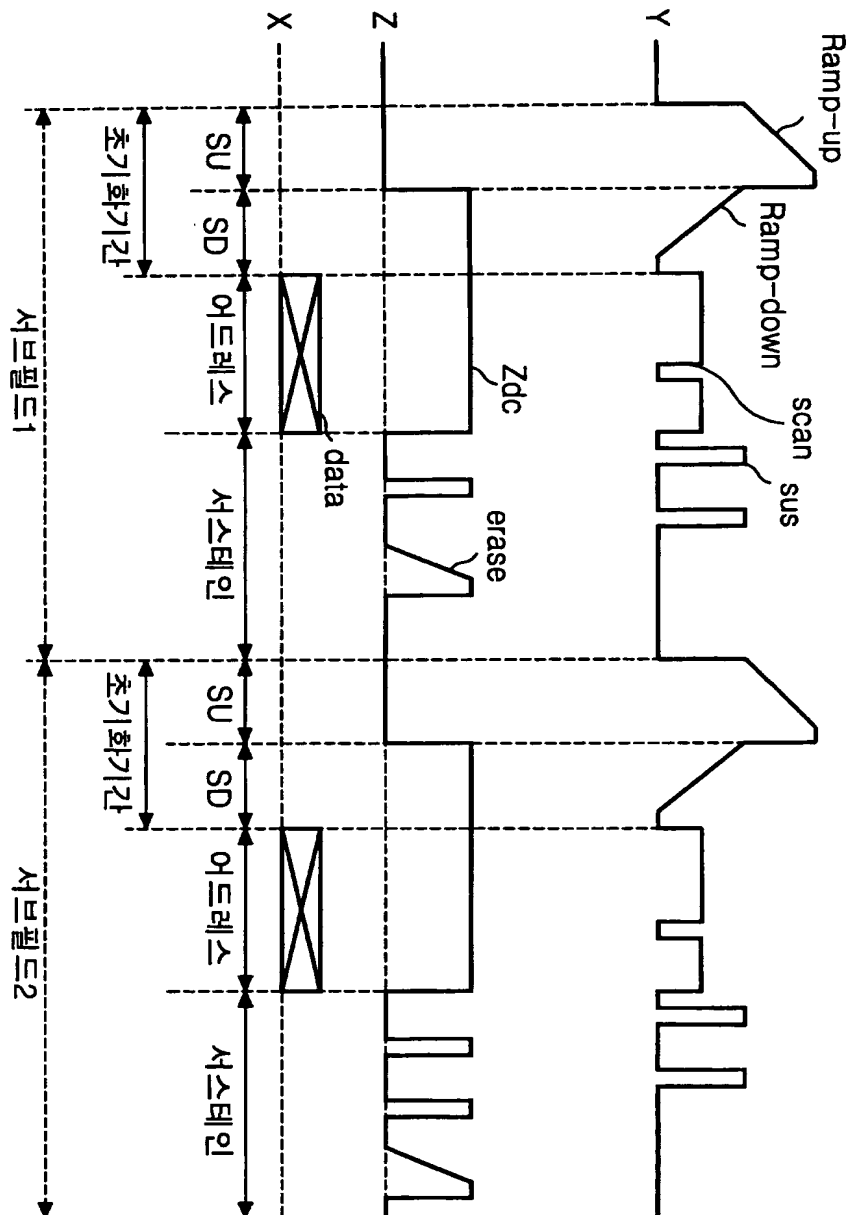


【도 2】



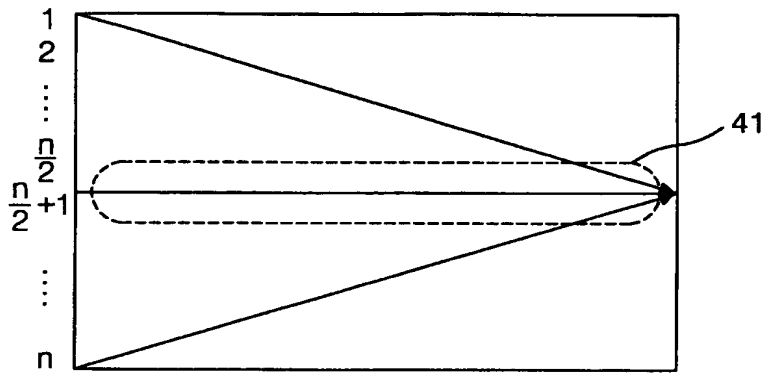


【도 3】

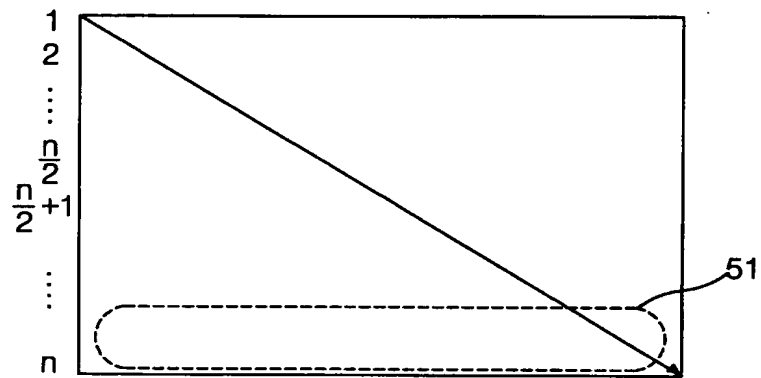




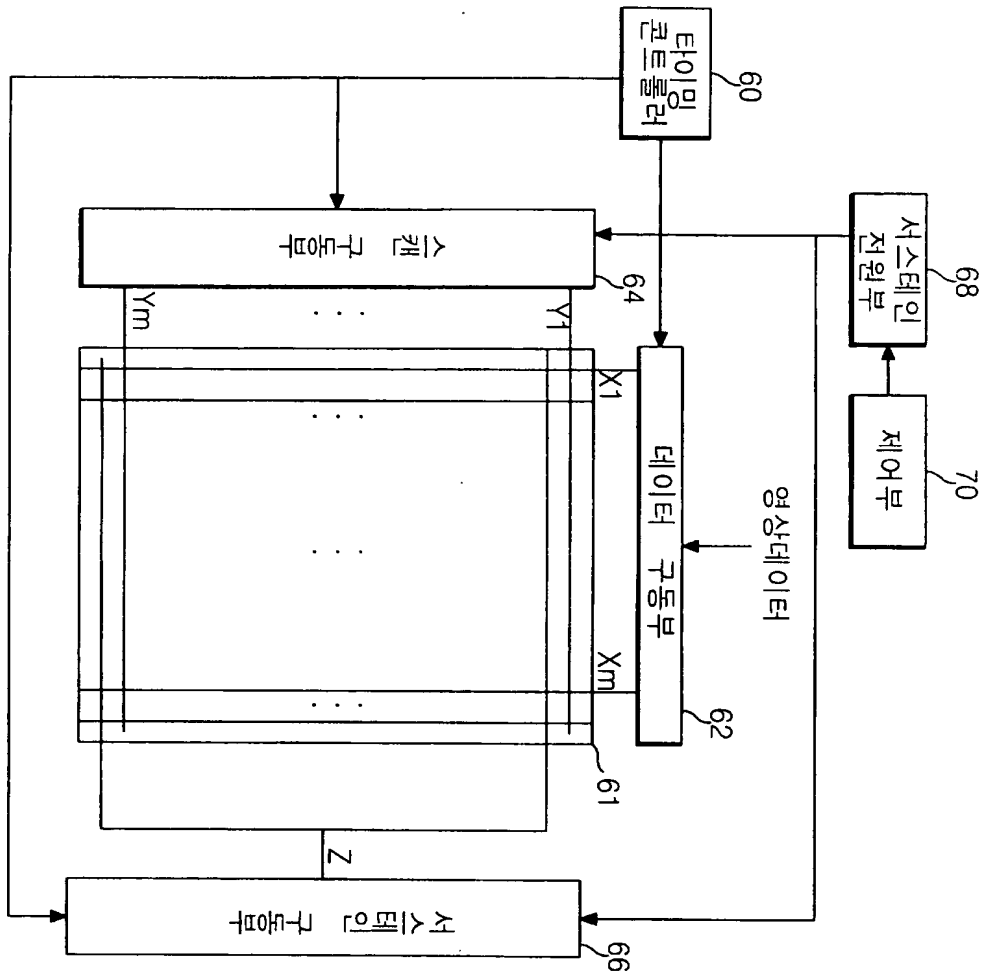
【도 4】



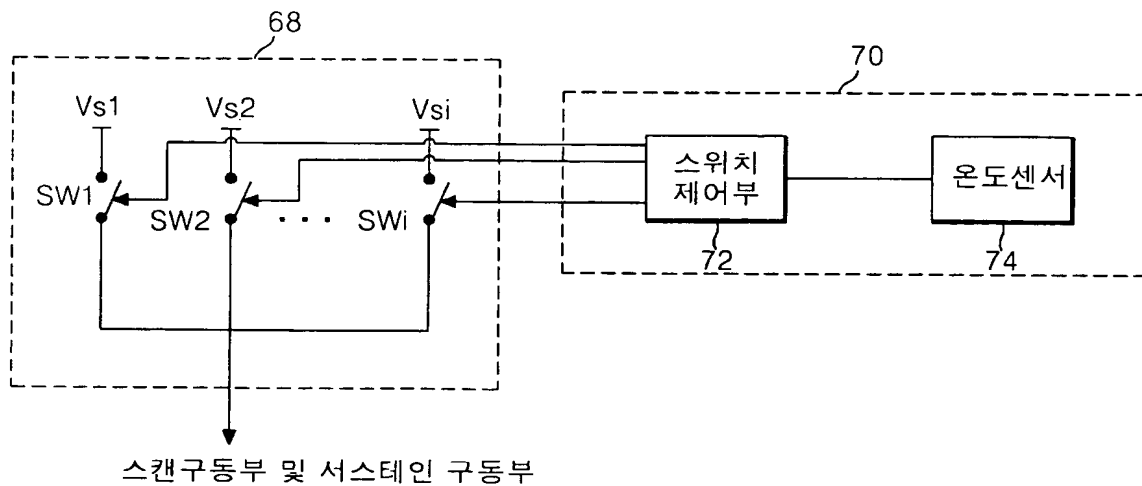
【도 5】



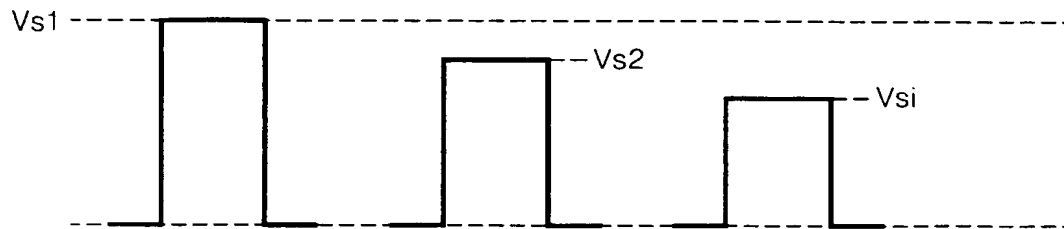
【도 6】



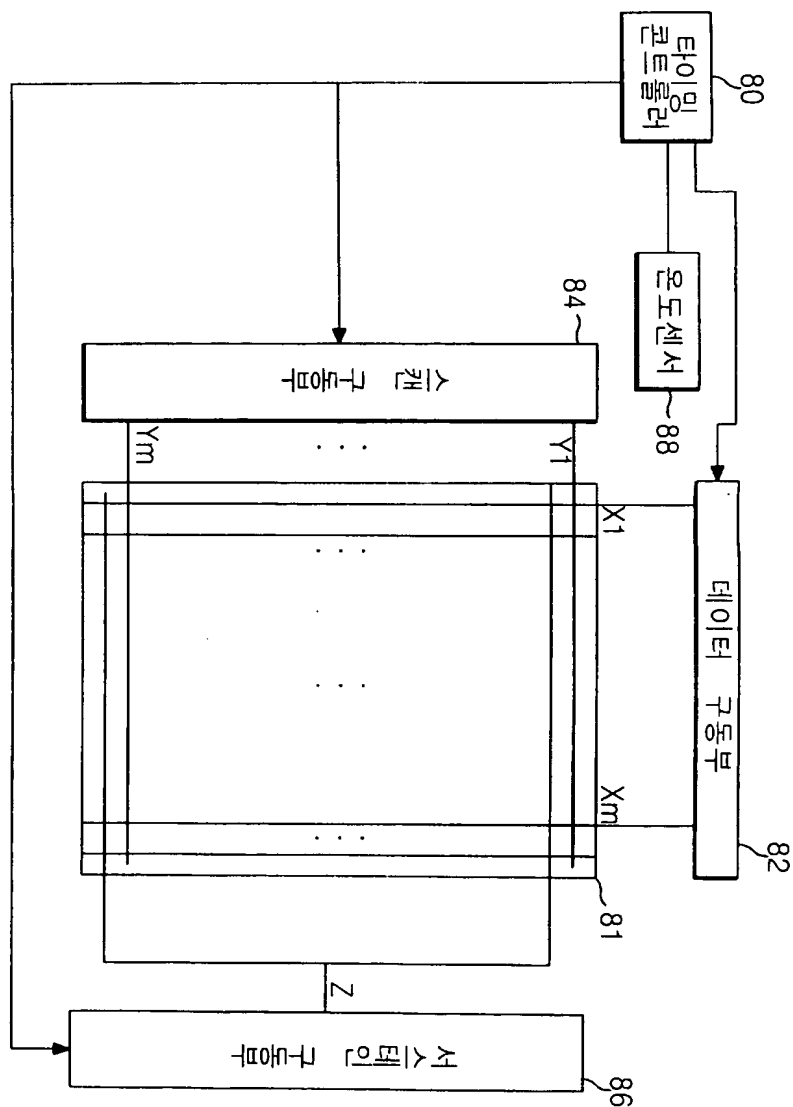
【도 7】



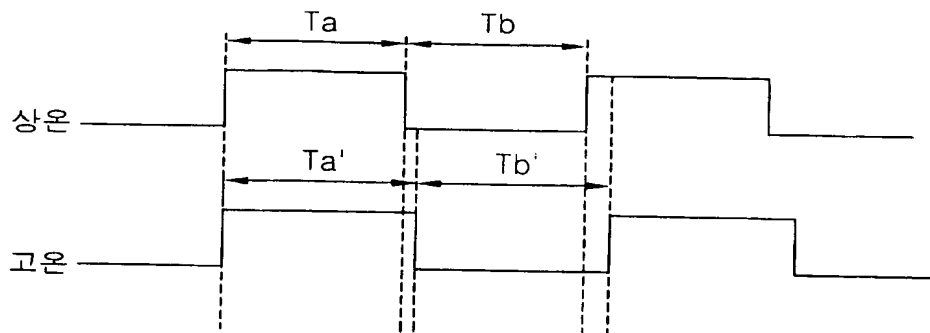
【도 8】



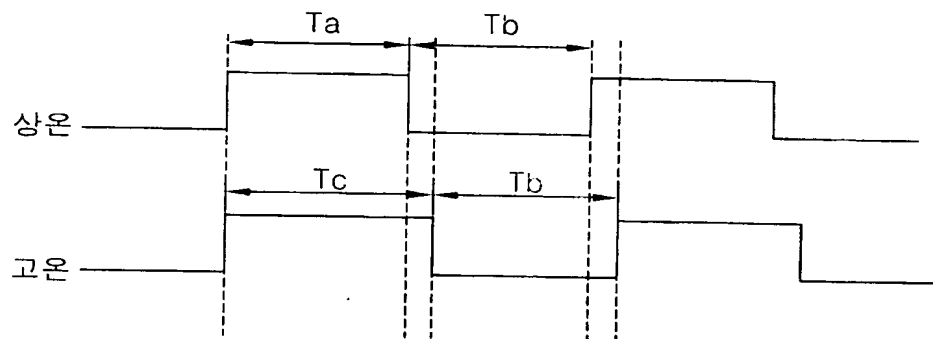
【도 9】



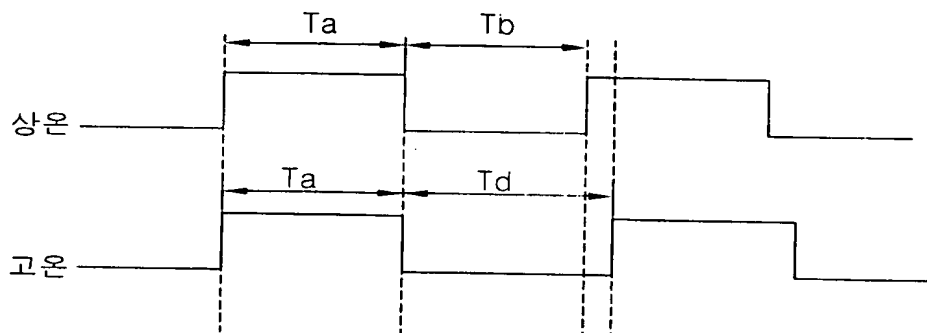
【도 10a】



【도 10b】



【도 10c】



【도 11】

